

---

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

---

## KOREAN PATENT ABSTRACTS

(11) Publication number: 1020010050708 A  
(43) Date of publication of application: 15.06.2001

---

(21) Application number: 1020000057036

(71) Applicant:

SAMSUNG ELECTRONICS CO., LTD.

(22) Date of filing: 28.09.2000

(72) Inventor:

PARK, UN YONG

(30) Priority: 05.11.1999 KR  
1019990048842

(51) Int. Cl G02F 1/136

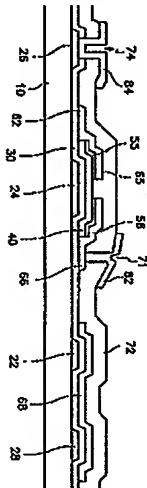
---

## (54) THIN FILM TRANSISTOR SUBSTRATE FOR LIQUID CRYSTAL DISPLAY DEVICE

## (57) Abstract:

PURPOSE: A thin film transistor substrate for a liquid crystal display device is to reduce a distortion according to a voltage of a storage capacitance electrode, thereby minimizing a failure such as a flicker and a crosstalk.

CONSTITUTION: A gate interconnection includes gate lines(22) which are formed in a row direction. A data interconnection insulated with the gate interconnection includes data lines(62) which are formed in a column direction. The gate lines are intersected with the data lines to thereby form pixels in a matrix form. A pixel electrode(82) receives a video signal from the data lines. A storage capacitance interconnection is overlapped with the pixel electrode to form a charge capacitance. The storage capacitance interconnection includes storage capacitance electrode lines(26,28) and a storage capacitance electrode. A storage capacitance interconnection connecting unit(84) electrically connects the storage capacitance interconnection of adjacent pixels.



COPYRIGHT 2001 KIPO

Legal Status

**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(51) Int. Cl. G02F 1/136	(11) 공개번호 (43) 공개일자	특2001-0050708 2001년06월15일
(21) 출원번호 10-2000-0057036		
(22) 출원일자 2000년09월28일		
(30) 우선권주장 1019990048842 1999년11월05일 대한민국(KR)		
(71) 출원인 삼성전자 주식회사, 윤종용 대한민국 442-803 경기 수원시 팔달구 매탄3동 416		
(72) 발명자 박운용 대한민국 442-371 경기도수원시팔달구매탄1동주공5단지아파트521동1107호		
(74) 대리인 김원근 김원호		
(77) 심사청구 없음		
(54) 출원명 액정 표시 장치용 박막 트랜지스터 기판		

**요약**

가로 방향으로 다수의 게이트선이 형성되어 있고, 게이트선과 교차하여 매트릭스 형태의 화소 영역을 정의하는 데이터선이 형성되어 있다. 각의 화소 영역에는 데이터선을 통하여 화상 신호가 전달되는 화소 전극이 형성되어 있으며, 게이트선과 데이터선이 교차하는 부분에는 게이트선에 연결되어 있는 게이트 전극, 데이터선에 연결되어 있는 소스 전극 및 접촉 구멍을 통하여 화소 전극에 연결되어 있는 드레인 전극을 포함하는 박막 트랜지스터가 형성되어 있다. 또한, 각각의 화소에는 유지 전극선 및 유지 전극선을 연결하는 유지 전극을 포함하며 화소 전극과 연결되어 유지 용량을 형성하는 유지 배선이 형성되어 있다. 또한, 세로 방향으로는 서로 인접한 유지 유지에 양단이 중첩되어 있는 수리용 보드와 서로 인접한 화소의 유지 배선을 연결하는 유지 배선 연결부가 형성되어 있다. 서로 인접한 화소의 유지 배선은 유지 배선 연결부를 통하여 서로 연결되어 있으므로 유지 배선에 전달되는 유지 전압의 신호 왜곡을 최소화시킬 수 있다. 따라서, 크로스 토크나 플리커 불량을 최소화할 수 있다.

**대표도**

도3

**색인어**

공통전극, 화소, 수직배향, 유지용량

**명세서****도면의 간단한 설명**

도 1은 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터의 구조를 개략적으로 도시한 배선도이고,

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 구체적으로 도시한 배치도이고,

도 3은 도 2에서 III-III' 선을 따라 잘라 도시한 단면도이고,

도 4a 내지 도 4d는 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 한 제조 방법을 그 공정 순서에 따라 도시한 단면도이다.

도 5a 내지 도 5g는 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 다른 제조 방법을 그 공정 순서에 따라 도시한 단면도이다.

도 6은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 도시한 회로도이고,

도 7은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 구체적으로 도시한 배치도이고,

도 8은 도 7에서 VIII-VIII' 선을 따라 잘라 도시한 단면도이고,

도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 도시한 회로도이다.

**발명의 상세한 설명****발명의 목적**

### 발명이 속하는 기술 및 그 분야의 종래기술

이 발명은 액정 표시 장치용 박막 트랜지스터 기판에 관한 것으로서, 더욱 상세하게는, 유지 용량을 형성하기 위해 별도의 드립 배선을 가지 액정 표시 장치용 박막 트랜지스터 기판에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있 정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열사킴으로써 투과되는 빛의 양을 조절하는 표시 장치이다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 기판에 화소 전극과 공통 전극이 각각 형성되어 있고 화소 전극에 인가되는 전압을 스 하는 박막 트랜지스터를 가지고 있는 액정 표시 장치이며, 박막 트랜지스터와 화소 전극은 두 기판 중 하나에 함께 형성되는 것이 일반적이 박막 트랜지스터가 형성된 기판을 액정 표시 장치용 박막 트랜지스터 기판이라 한다.

이러한 액정 표시 장치용 박막 트랜지스터 기판에는 서로 교차하여 매트릭스 형태의 화소 영역을 정의하는 게이트선과 데이터선이 형성되어 있으며, 게이트선과 데이터선이 교차하는 부분에는 박막 트랜지스터가 형성되어 있으며, 각각의 화소 영역에는 박막 트랜지스터의 스위칭 등 따라 데이터선을 통하여 화상 신호가 전달되는 화소 전극이 형성되어 있다.

한편, 이러한 액정 표시 장치용 박막 트랜지스터 기판에는 액정 축전기의 전하 유지 능력을 보조 및 유지시켜 위해 유지 전극선이 형성되어 며, 이러한 유지 전극선은 화소 전극과 절연막을 매개로 중첩하여 유지 용량을 만든다. 한편, 유지 전극선에는 화소 전극과 마주하여 액정을 형성하는 다른 기판에 형성되어 있는 공통 전극에 인가되는 공통 전압 또는 게이트선에 전달되는 게이트 전압이 전달된다.

하지만, 유지 전극선에 전달된 전압은 데이터선에 전달되는 화상 신호의 변화에 영향을 받아 위치에 따라 유지 전극선의 전압이 변하게 되고 통 전극선의 전압은 유지 용량에 따른 저항에 의한 신호 왜곡이 발생하게 되어 화소의 액정 용량을 변화시키며, 이로 인하여 화면의 떨리는 커(flicker) 불량 또는 크로스 토크(crosstalk) 불량 등의 문제점이 발생한다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 과제는 유지 전극선의 전압에 대한 왜곡을 줄임으로써 플리커 또는 크로스토크 불량을 최소화하는 것이다.

또한, 본 발명의 다른 과제는 게이트선 및 데이터선의 불량을 수리할 수 있는 배선 구조를 가지는 액정 표시 장치용 박막 트랜지스터 기판을 공하는 것이다.

### 발명의 구성 및 작용

이와 같은 과제를 해결하기 위하여 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판에는 적어도 서로 인접한 화소의 유지 전극선을 하는 보조선이 형성되어 있으며, 서로 인접한 화소의 유지 전극선과 양단이 중첩하는 수리용 보조선이 형성되어 있다.

본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판에는 게이트 배선이 가로 방향으로 형성되어 있고 데이터선을 하는 데이터 배선이 세로 방향으로 형성되어 있다. 게이트선과 데이터선의 교차로 정의되는 화소에는 데이터선을 통하여 화상 신호를 전달 화소 전극이 형성되어 있으며, 화소 전극과 중첩하여 유지 용량을 형성하며 유지 전극선과 유지 전극선에 연결되어 있는 유지 전극을 포함 유지 배선이 형성되어 있다. 또한 서로 이웃하는 화소의 유지 배선을 전기적으로 연결하는 유지 배선 연결부가 형성되어 있다.

이때, 양단이 서로 이웃하는 화소의 유지 배선과 중첩하는 수리용 보조선을 더 포함할 수 있다.

여기서, 유지 배선 연결부는 화소 전극과 동일한 층으로 형성되고, 수리용 보조선은 데이터선과 동일한 층으로 형성되고 유지 배선은 게이트선과 동일한 층으로 형성되는 것이 바람직하다.

또한, 화소 전극의 가장자리는 유지 배선과 중첩하는 것이 바람직하며, 화소 전극은 다중 영역으로 액정 분자를 분할 배향하기 위해 곡선화 서리를 가지는 네모 모양이 다수로 연결된 형태, 또는 네모 모양, 톱니 모양 또는 십자 모양을 가질 수 있다.

더욱 상세하게 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판에는, 행 방향으로 형성되어 있는 게이트선 및 게이트선에 연결되어 게이트 전극을 포함하는 게이트 배선이 절연 기판 상부에 형성되어 있고, 행 방향으로 유지 전극선 및 유지 전극선에 연결되어 있는 유지 전 포함하는 유지 배선이 형성되어 있다. 또한, 기판의 상부에는 이들을 덮는 게이트 절연막이 형성되어 있으며, 게이트 절연막의 상부에는 반도체층이 형성되어 있으며, 게이트전과 교차하여 매트릭스 배열의 화소를 정의하는 데이터선, 데이터선과 연결되어 있으며 반도체층 상부까지 장된 소스 전극 및 소스 전극과 분리되어 있으며 반도체층 상부까지 연장된 드레인 전극을 포함하는 데이터 배선이 형성되어 있다. 각각의에는 드레인 전극과 전기적으로 연결되어 있으며 유지 배선과 중첩되어 유지 용량을 형성하는 화소 전극이 형성되어 있으며, 적어도 서로 하는 화소의 화소 배선을 연결하는 유지 배선 연결부가 형성되어 있다.

이때, 수리용 보조선은 유지 배선 연결부는 화소 전극과 동일한 층으로 보호막 상부에 형성될 수 있으며, 데이터선과 동일한 층에는 양단이 이웃하는 화소의 유지 배선과 중첩하는 수리용 보조선을 더 포함할 있다.

그러면, 청부한 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치 및 그 제조 방법에 대하여 본 발명이 속하는 기술 분야에서 통 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 개략적으로 도시한 배선도이다.

도 1에서 보는 바와 같이, 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판에는 가로 방향으로 다수의 게이트선(22)이 되어 있고, 게이트선(22)과 교차하여 매트릭스 형태의 화소 영역을 정의하는 데이터선(62)이 형성되어 있다. 각각의 화소 영역에는 데이터 2)를 통하여 화상 신호가 전달되는 화소 전극(82)이 형성되어 있으며, 게이트선(22)과 데이터선(62)이 교차하는 부분에는 게이트선(22)에 되어 있는 게이트 전극(24), 데이터선(62)에 연결되어 있는 소스 전극(65) 및 화소 전극(82)에 연결되어 있는 드레인 전극(66)을 포함하는 트랜지스터가 형성되어 있다. 또한, 가로 방향으로는 서로 평행하게 이중의 유지 전극선(26, 28)이 형성되어 있으며, 서로 평행한 유지 전극(26, 28)은 각각의 화소 영역에 세로 방향으로 형성되어 있는 유지 전극(27)을 통하여 연결되어 있다. 여기서, 유지 배선(26, 27, 28)은 화소 전극(82)과 중첩되어 유지 용량을 형성한다. 또한, 세로 방향으로는 서로 인접한 화소 행의 유지 배선(26, 27, 28)에 양단이 중첩되어 있는 수용 보조선(68)과 적어도 서로 인접한 화소 행의 유지 배선(26, 27, 28)을 전기적으로 연결하는 유지 배선 연결부(84)가 형성되어 있다.

이러한 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조에서, 서로 인접한 유지 배선(26, 27, 28)은 유지 배선 연결부(84)를 통하여 서로 연결되어 있으므로 유지 배선(26, 27, 28)을 통하여 전달되는 유지 용량을 전입의 신호 왜곡을 최소화시킬 수 있다. 따라서 크로스 토크나 풀리커 불량을 최소화할 수 있다.

또한, 본 발명의 실시예에 따른 구조에서는 게이트선(22) 또는 데이터선(62)이 단선되는 경우에 유지 배선(26, 27, 28), 수리용 보조선(68) 및 유지 배선 연결부(84)를 통하여 배선의 단선을 수리할 수 있다.

예를 들어, A(△) 부분에서 데이터선(62)이 단선되었다고 하면, C 부분에 레이저를 조사하여 데이터선(62)과 유지 전극선(26, 28)을 단락시켜, B 부분에 레이저를 조사하여 수리용 보조선(68)과 유지 전극선(26, 28)을 단락시키고, B 부분과 C 부분 사이의 양 바깥쪽 D부분의 유지 전극선(26, 28)을 단선시켜 데이터선(62)에 전달되는 화상 신호를 유지 전극선(26, 28)과 수리용 보조선(68)을 우회시키도록 한다.

예를 들어, E(△) 부분에서 게이트선(22)이 단선되었다고 하면, F 부분에 레이저를 조사하여 게이트선(22)과 유지 전극선(26, 28) 및 유지 배선 연결부(84)를 단락시키고 G 부분의 유지 전극선(26, 28) 및 유지 배선 연결부(84)를 단선시켜, 게이트 신호가 유지 전극선(26, 28) 및 수리용 보조선(68)을 통하여 우회하도록 한다. 이때, 유지 배선 연결부(84) 대신 수리용 보조선(68)만을 이용할 수도 있다.

여기서, 수리용 보조선(68)과 유지 배선 연결부(84)는 서로 동일한 층으로 화소 전극(82) 또는 데이터선(62)과 동일한 층으로 형성될 수 있으며, 서로 다른 층으로 형성될 수 있다. 본 발명의 실시예에서 유지 배선(26, 27, 28)은 게이트선(22)과 동일한 층으로 형성되어 있으며, 수리용 보조선(68)은 데이터선(62)과 동일한 층으로 형성되어 있으며, 유지 배선 연결부(84)는 화소 전극(82)과 동일한 층으로 형성되어 있다. 이에 대하여 구체적으로 도 2 및 도 3을 참조하여 설명하기로 한다.

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 구체적으로 도시한 배치도이고, 도 3은 도 2에서 III-선을 따라 잘라 도시한 단면도이다.

먼저, 절연 기판(10) 위에 알루미늄(AI) 또는 알루미늄 합금(AI alloy), 몰리브덴(Mo) 또는 몰리브덴-텅스텐(MoW) 합금, 크롬(Cr), 탄탈륨(Ta) 등의 금속 또는 도전체로 만들어진 게이트 배선 및 유지 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 주사 신호선 또는 데이터선(22) 및 게이트선(22)의 일부인 박막 트랜지스터의 게이트 전극(24)을 포함하며, 게이트 배선은 게이트선(22)의 끝에 연결되어 있어 외부로부터의 주사 신호를 인가 받아 게이트선(22)으로 전달하는 게이트 패드를 더 포함할 수 있다. 유지 배선은 그리고 게이트선(22)과 평행하게 중으로 형성되어 있으며 상판의 공통 전극에 입력되는 공통 전극 전압 따위의 전압을 외부로부터 인가 받는 유지 전극선(26, 28) 및 세로 본으로 형성되어 이중의 유지 전극선(26, 28)을 서로 연결하는 유지 전극(27)을 포함한다. 유지 배선(26, 27, 28)은 후술할 화소 전극(82)과 중앙 화소의 전하 보존 능력을 향상시키기 위한 유지 용량을 형성하는 유지 축전기를 만들어 주기 위한 것이다.

여기서, 게이트 배선(22, 24) 및 유지 배선(26, 27, 28)은 단일층으로 형성될 수도 있지만, 이중층이나 삼중층으로 형성될 수도 있다. 이중상으로 형성하는 경우에는 한 층은 저항이 작은 물질로 형성하고 다른 층은 다른 물질, 특히 화소 전극으로 사용되는 ITO(indium zinc oxide)의 접촉 특성이 좋은 물질로 만드는 것이 바람직하다. 왜냐하면, 외부와 전기적으로 연결되는 패드부를 보강하기 위하여 패드부는 배선용과 화소 전극용 물질인 ITO와 함께 형성하기 때문이다.

게이트 배선(22, 24) 및 유지 배선(26, 27, 28) 위에는 질화 규소( $\text{SiN}_x$ ) 따위로 이루어진 게이트 절연막(30)이 형성되어 게이트 배선(22, 24) 및 유지 배선(26, 27, 28)을 덮고 있다.

게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위의 반도체로 이루어진 반도체 패턴(40)이 형성되어 있으며, 반도체 패턴(40) 위에는 인(P) 따위의 n형 불순물로 고농도로 도핑되어 있는 비정질 규소 따위로 이루어진 저항성 접촉층(ohmic contact layer) 패턴 또는 중간층 패턴(55, 56)이 형성되어 있다.

접촉층 패턴(55, 56) 위에는 Mo 또는 MoW 합금, Cr, AI 또는 AI 합금, Ta 따위의 도전 물질로 이루어진 박막 트랜지스터의 소스 및 드레인(65, 66)이 각각 형성되어 있으며, 게이트 절연막(30) 상부에는 소스 전극(65)과 연결되어 있으며, 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62)이 세로 방향으로 형성되어 있다. 데이터 배선(62, 65, 66)은 데이터선(62)의 한쪽 끝에 연결되어 외부로부터의 화상 신호를 받는 데이터 패드를 더 포함할 수 있다. 게이트 절연막(30) 상부에는 데이터 배선(62, 65, 66)과 동일한 층으로 양단이 서로 이웃하는 화소의 인접한 유지 전극선(26, 28)과 중첩하는 수리용 보조선(68)이 세로 방향으로 형성되어 있다. 앞에서 언급한 바와 같이 수리용 보조선(68)은 함께 유지 배선 연결부(84, 도 1 참조)도 데이터 배선(62, 65, 66)과 동일한 층으로 게이트 절연막(30) 상부에 형성될 수 있다.

데이터 배선(62, 65, 66) 및 수리용 보조선(68)도 게이트 배선(22, 24) 및 유지 배선(26, 27, 28)과 마찬가지로 단일층으로 형성될 수도 있다. 이중층이나 삼중층으로 형성될 수도 있다. 물론, 이중층 이상으로 형성하는 경우에는 한 층은 저항이 작은 물질로 형성하고 다른 층은 다른 물질과의 접촉 특성이 좋은 물질로 만드는 것이 바람직하다.

데이터 배선(62, 65, 66)과 수리용 보조선(68) 및 이들에 의해 가려지지 않는 반도체 패턴(40) 위에는 보호막(72)이 형성되어 있으며, 보호막(72)은 드레인 전극(66)을 드러내는 접촉구멍(71)을 가지고 있으며, 또한 게이트 절연막(30)과 함께 유지 전극선(26, 28)을 각각 드러내는 접촉구멍(74)을 가지고 있다. 보호막(72)은 질화 규소나 아크릴계 따위의 유기 절연 물질로 이루어질 수 있다.

보호막(72) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 공통 전극과 함께 전기장을 생성하는 화소 전극(82)이 형성되어 있다. 소 전극(82)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 따위의 투명한 도전 물질로 만들어지며, 접촉 구멍(71)을 통하여 드레인극(66)과 물리적·전기적으로 연결되어 화상 신호를 전달받는다. 또한, 보호막(72) 상부에는 화소 전극(82)과 동일한 층으로 접촉 구멍(74)하여 서로 인접하게 이웃하는 유지 배선(26, 27, 28)을 전기적 및 물리적으로 연결하는 유지 배선 연결부(84)가 형성되어 있다. 앞에서 언급한 바와 같이, 유지 배선 연결부(84)와 동일한 층으로 수리용 보조선(68)이 보호막(72) 상부에 형성될 수 있다. 한편, 보호막(72)은 게이트 패드를 드러내는 접촉 구멍을 가질 수 있으며, 화소 전극과 동일한 층에는 접촉 구멍을 통하여 게이트 패드 및 데이터 패드를 덮는 게이트 패드 및 보조 데이터 패드가 형성될 수 있다.

이때, 도 2에서 보는 바와 같이, 유지 배선(26, 27, 28)은 화소 전극(82)의 가장자리 부분에서 누설되는 빛을 차단하는 광 차단막으로 사용되며, 화소 전극(82)의 가장자리 부분이 유지 배선(26, 27, 28)과 중첩되는 것이 바람직하다. 또한, 액정 표시 장치의 시야각을 개선하기 위하여 액정 분자를 분할 배향하는 것이 좋은데, 이를 위하여 화소 전극(82)은 모서리가 곡선화된 사각형이 수 개가 연결되어 있는 형태를 가질 있으며. 사각형 또는 틈니 모양의 다양한 형태의 개구부 패턴을 가질 수도 있다. 이렇게 하면, 프린지 필드(fringe field)를 형성하여 액정 농도를 분할 배향할 수도 있으며, 가장 좋은 시야각을 얻기 위해서는 4분할 배향된 미소 영역이 하나의 화소 영역 내에 들어 있는 것이 바람직하지 않은 경우를 예로 든다. 미소 영역의 경계 이외의 곳에서 전경(disclination)이나 불규칙한 조직(texture)이 발생하지 않도록 하는 것이 바람직하며, 이웃한 미소 영역의 액정 방향자(director)가 이루는 각은 90도가 되도록 하는 것이 바람직하다. 이때, 전경이나 불규칙한 액정 분자의 배열에 의해 빛이 누설되는 경우에, 누설되는 빛을 차단하기 위해 유지 배선(26, 27, 28)의 구조를 다양하게 바꿀 수 있다. 화소 전극(82)의 모양에 따라 화소 전극(82)과 마주하는 공통 전극(도시하지 않음)에 다양한 모양의 개구부 패턴을 가질 수 있다.

본 발명의 실시예에서는 화소마다 수리용 보조선(68) 또는 유지 배선 연결부(84)가 형성되어 있지만, 다수의 화소를 단위로 형성될 수도 있다. 여기에서는 화소 전극(82)의 재료의 예로 투명한 ITO를 들었으나, 반사형 액정 표시 장치의 경우 불투명한 도전 물질을 사용하여도 무방하다. 이러한 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판을 제조하는 방법에 대하여 도면을 참조하여 구체적으로 설명하기!

도 4a 내지 도 4d는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법을 그 공정 순서에 따라 도시한 단면이다.

우선, 도 4a에서 보는 바와 같이, 기판(10)의 상부에 저저항의 도전 물질을 적층하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 게이트(22, 24)과 유지 배선(26, 27, 28, 도 2 참조)을 형성한다.

이어, 도 4b에서 보는 바와 같이, 질화 규소와 같은 절연 물질로 이루어진 게이트 절연막(30), 비정질 규소와 같은 반도체 물질로 이루어진 체층(40), 도핑된 비정질 규소와 같은 도전성 물질로 이루어진 저항성 접촉층(50)을 화학 기상 증착법을 이용하여 차례로 적층하고 마스크를 이용한 사진 식각 공정으로 반도체층(40)과 그 상부에 저항성 접촉층(50)을 패터닝한다.

이어, 도 4c에서 보는 바와 같이, 저저항을 가지는 도전 물질을 적층하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 데이터 배선(62, 66, 도 2 참조)과 수리용 보조선(68)을 형성한다.

이어, 데이터 배선(62, 65, 66)으로 가리지 않는 중간층을 식각하여 저항성 접촉층(50)을 식각하여 저항성 접촉층을 두 부분(55, 56)으로 늘리고, 소스 및 드레인 전극(65, 66) 사이의 반도체층(40)을 드러낸다.

이어, 도 4d에서 보는 바와 같이, 질화 규소나 산화 규소 또는 유기 절연막을 적층하여 보호막(72)을 형성하고, 보호막(72)을 게이트 절연막과 함께 마스크를 이용한 사진 식각 공정으로 패터닝하여 드레인 전극(66) 및 유지 배선(26, 27, 28, 도 2 참조)을 드러내는 접촉 구멍(71, 74)을 형성한다.

이어, 도 2 및 3에서 보는 바와 같이, 보호막(72)의 상부에 IZO 또는 ITO와 같은 투명한 도전 물질을 적층하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 화소 전극(82)과 유지 배선 연결부(84)를 형성한다.

한편, 4매의 마스크를 이용하여 박막 트랜지스터 기판을 완성하는 제조 방법으로는 여러 가지가 있지만, 하나의 실시예를 설명하면 다음과 같다.

도 5a 내지 도 5g는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 다른 제조 방법을 그 공정 순서에 따라 도시한 것이다.

먼저, 도 5a에 도시한 바와 같이, 앞의 실시예와 동일하게 기판(10)의 상부에 저저항의 도전 물질을 적층하고 패터닝하여 게이트 배선(22, 24)과 유지 배선(26, 27, 28, 도 2 참조)을 형성한다.

다음, 도 5b에서 보는 바와 같이, 질화 규소로 이루어진 게이트 절연막(30), 반도체층(40), 중간층(50)을 화학 기상 증착법을 이용하여 연속으로 증착하고, 이어 저저항의 도전 물질을 포함하는 도전체층(60)을 스퍼터링 등의 방법으로 증착한 다음 그 위에 감광막을 1 μm 내지 2 μm의 두께로 도포한다.

그 후, 마스크를 통하여 감광막에 빛을 조사한 후 현상하여 도 5b에 도시한 바와 같이, 감광막 패턴(112, 114)을 형성한다. 이때, 감광막 패턴(112, 114) 중에서 박막 트랜지스터의 채널부(C), 즉 소스 전극(65)과 드레인 전극(66) 사이에 위치한 제1 부분(114)은 데이터 배선부 및 수리용 보조선부에 대응하는 A 부분, 즉 데이터 배선(62, 65, 66)과 수리용 보조선(68)이 형성될 부분에 위치한 제2 부분(112)보다 두께가 작게 되며, 기타 부분(B)의 감광막은 모두 제거한다. 이 때, 채널부(C)에 남아 있는 감광막(114)의 두께와 A 부분에 남아 있는 감광막(112)의 두께를 비슷한 후에 후술할 식각 공정에서의 공정 조건에 따라 다르게 하여야 하되, 제1 부분(114)의 두께를 제2 부분(112)의 두께의 1/2 이하로 하는 것이 바람직하다.

이와 같이, 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, A 영역의 빛 투과량을 조절하기 위하여 주로 슬릿이나 격자 형태의 패턴을 형성하거나 반투명막을 사용한다.

이때, 슬릿 사이에 위치한 패턴의 선 폭이나 패턴 사이의 간격, 즉 슬릿의 폭은 노광시 사용하는 노광기의 분해능보다 작은 것이 바람직하며 투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 가지는 박막을 이용하거나 두께가 다른 박막을 할 수 있다.

이와 같은 마스크를 통하여 감광막에 빛을 조사하면 빛에 직접 노출되는 부분에서는 고분자들이 완전히 분해되며, 슬릿 패턴이나 반투명막(성되어 있는 부분에서는 빛의 조사량이 적으므로 고분자들은 완전 분해되지 않은 상태이며, 차광막으로 가려진 부분에서는 고분자가 거의 되지 않는다. 이어 감광막을 현상하면, 고분자 분자들이 분해되지 않은 부분만이 남고, 빛이 적게 조사된 중앙 부분에는 빛에 전혀 조사되지 않은 부분보다 얇은 두께의 감광막이 남길 수 있다. 이때, 노광 시간을 길게 하면 모든 분자들이 분해되므로 그렇게 되지 않도록 해야 한다.

이러한 얇은 두께의 감광막(114)은 리플로우가 가능한 물질로 이루어진 감광막을 이용하고 빛이 완전히 투과할 수 있는 부분과 빛이 완전히 투과할 수 없는 부분으로 나뉘어진 통상적인 마스크로 노광한 다음 현상하고 리플로우시켜 감광막이 잔류하지 않는 부분으로 감광막의 일부를 러내리도록 함으로써 형성할 수도 있다.

이어, 감광막 패턴(114) 및 그 하부의 막들, 즉 도전체층(60), 중간층(50) 및 반도체층(40)에 대한 식각을 진행한다. 이때, A 부분에는 데이비션과 수리용 보조선 및 그 하부의 막들이 그대로 남아 있고, 채널부(C)에는 반도체층만 남아 있어야 하며, 나머지 부분(B)에는 위의 3개(60, 50, 40)이 모두 제거되어 게이트 절연막(30)이 드러나야 한다.

먼저, 도 5c에 도시한 것처럼, 기타 부분(B)의 노출되어 있는 도전체층(60)을 제거하여 그 하부의 중간층(50)을 노출시킨다. 이 과정에서는 식식식각 또는 습식식각 방법을 모두 사용할 수 있으며, 이때 도전체층(60)은 식각되고 감광막 패턴(112, 114)은 거의 식각되지 않는 조건에서 행하는 것이 좋다. 그러나, 건식식각의 경우 도전체층(60)만을 식각하고 감광막 패턴(112, 114)은 식각되지 않는 조건을 찾기가 어려우로 감광막 패턴(112, 114)도 함께 식각되는 조건하에서 행할 수 있다. 이 경우에는 습식식각의 경우보다 제1부분(114)의 두께를 두껍게 하여 과정에서 제1부분(114)이 제거되어 채널부(C)에서 도전체층(60)이 드러나는 일이 생기지 않도록 한다.

도전체층(60)이 Mo 또는 MoW 합금, Al 또는 Al 합금, Ta 중 어느 하나인 경우에는 건식식각이나 습식식각 중 어느 것이라도 가능하다. 그러나 Cr은 건식식각 방법으로는 잘 제거되지 않기 때문에 도전체층(60)이 Cr이라면 습식식각만을 이용하는 것이 좋다. 도전체층(60)이 Cr인 경우에는 식각액으로  $Ce(NH_4)_2O_8$ 을 사용할 수 있고, 도전체층(60)이 Mo나 MoW인 건식식각의 경우의 식각 기체로는  $CF_4$ 와 HCl을 혼합한 기체나  $CF_4$ 와  $O_2$ 의 혼합 기체를 사용할 수 있으며 후자의 경우 감광막에 대한 식각비도 거의 비슷하다.

이렇게 하면, 도 5c에 나타낸 것처럼, 채널부(C) 및 A 부분의 도전체층, 즉 소스/드레인용 도전체 패턴(67)과 수리용 보조선용 도전체 패턴(만이 남고 기타 부분(B)의 도전체층(60)은 모두 제거되어 그 하부의 중간층(50)이 드러난다. 이때 남은 도전체 패턴(67, 68)은 소스 및 드레인극(65, 66)이 분리되지 않고 연결되어 있는 점을 제외하면 데이터 배선(62, 65, 66) 및 수리용 보조선(68)의 형태와 동일하다. 또한 건식식각을 사용한 경우 감광막 패턴(112, 114)도 어느 정도의 두께로 식각된다.

이어, 도 5d에 도시한 바와 같이, 기타 부분(B)의 노출된 중간층(50) 및 그 하부의 반도체층(40)을 감광막의 제1부분(114)과 함께 건식식각법으로 동시에 제거한다. 이 때의 식각은 감광막 패턴(112, 114)과 중간층(50) 및 반도체층(40)(반도체층과 중간층은 식각선택성이 거의 )이 동시에 식각되며 게이트 절연막(30)은 식각되지 않는 조건하에서 행하여야 하며, 특히 감광막 패턴(112, 114)과 반도체층(40)에 대한 식각비가 거의 동일한 조건으로 식각하는 것이 바람직하다. 예를 들어,  $SF_6$ 과 HCl의 혼합 기체나,  $SF_6$ 과  $O_2$ 의 혼합 기체를 사용하여 소스/드레인용 도전체 패턴(67)과 중간층 패턴(50)의 식각선택비가 큰 조건하에서 식각을 행하는 것이 바람직하며, 이는 식각선택비가 크지 않을 경우 식각종점을 찾기 어려워 채널부(C)에 남는 반도체 패턴(40)의 두께를 조절하기가 쉽지 않기 때문이다. 예를 들면,  $SF_6$ 과  $O_2$ 의 혼합 기체를 사용하여 소스/드레인용 도전체 패턴(67)을 식각하는 것을 들 수 있다. 습식식각과 건식식각을 번갈아 하는 후자의 경우에는 습식식각되는 소스/드레인용 도전체 패턴(67)의 측면은 식각되지만, 건식식각되는 중간층 패턴(50)은 거의 식각되지 않으므로 계단 모양으로 만들어진다. 중간층 패턴(50)과 반도체 패턴(40)을 식각할 때 사용하는 식각기체의 예로는 앞에서 언급한  $CF_4$ 와 HCl의 혼합 기체나  $CF_4$ 와  $O_2$ 의 혼합 기체를 들 수 있으나,  $CF_4$ 와  $O_2$ 를 사용하면 균일한 두께로 반도체 패턴(40)을 남길 수 있다. 이때, 도 15b에 도시한 것처럼 반도체 패턴(40)의 일부가 제거되어 가 작아질 수도 있으며 감광막 패턴의 제2부분(112)도 이때 어느 정도의 두께로 식각된다. 이때의 식각은 게이트 절연막(30)이 식각되지 않기 조건으로 행하여야 하며, 제2부분(112)이 식각되어 그 하부의 데이터 배선(62, 65, 66) 및 수리용 보조선(68)이 드러나는 일이 없도록 감광패턴이 두꺼운 것이 바람직함은 물론이다.

이렇게 하면, 소스전극(65)과 드레인전극(66)이 분리되면서 데이터 배선(62, 65, 66) 및 수리용 보조선(68)과 그 하부의 접촉층 패턴(55, 58)이 완성된다.

마지막으로 A 부분에 남아 있는 감광막 제2부분(112)을 제거한다. 그러나, 제2부분(112)의 제거는 채널부(C) 소스/드레인용 도전체 패턴을 제거한 후 그 밑의 중간층 패턴(50)을 제거하기 전에 이루어질 수도 있다.

앞에서 설명한 것처럼, 습식식각과 건식식각을 교대로 하거나 건식식각만을 사용할 수 있다. 후자의 경우에는 한 종류의 식각만을 사용으로 공정이 비교적 간편하지만, 알맞은 식각 조건을 찾기가 어렵다. 반면, 전자의 경우에는 식각 조건을 찾기가 비교적 쉬우나 공정이 후자하여 번거로운 점이 있다.

이와 같이 하여 데이터 배선(62, 65, 66) 및 수리용 보조선(68)을 형성한 후, 도 5f에 도시한 바와 같이 질화 규소를 CVD 방법으로 증착하여 보호막(70)을 형성한다. 이어, 게이트 절연막(30)과 함께 패터닝하여 드레인 전극(66)과 유지 배선(26, 27, 28)을 드러내는 접촉 구멍(71, 72)을 형성한다.

마지막으로, 도 5g에서 보는 바와 같이, 앞에서 설명한 바와 같이 ITO 또는 IZO를 증착하고 마스크를 사용하여 식각하여 드레인 전극(66)과 결되는 화소 전극(82)을 형성한다. 이때, 접촉 구멍(74)을 통하여 서로 이웃하는 화소의 유지 배선을 전기적으로 연결하는 유지 배선 연결부(75)를 형성한다.

이렇게 하면 하나의 마스크를 이용한 사진 식각 공정으로 데이터 배선(62, 65, 66)과 중간층 패턴(55, 56) 및 반도체 패턴(40)을 함께 형성되어 제조 비용을 줄일 수 있다.

이러한 경우에는, 도 2 및 도 3의 구조와 다르게 반도체층(40) 및 저항성 접촉층(55, 56)은 데이터 배선(62, 65, 66)의 모양을 따라 형성된다. 이때, 데이터 배선(62, 65, 66)과 중간층 패턴(55, 56)은 동일한 패턴으로 형성되며, 소스 전극(65)과 드레인 전극(66) 사이의 채널부를 제외한 반도체 패턴(40)은 데이터 배선(62, 65, 66) 및 중간층 패턴(55, 56)과 동일한 패턴으로 형성된다. 물론 수리용 보조선(68)의 하부에도 반도체층과 중간층이 잔류하게 된다.

이러한 본 발명의 실시예에 따른 유지 배선 연결부를 가지는 액정 표시 장치용 박막 트랜지스터 기판은 비틀린 네마틱 방식(twisted nematic mode), 또는 수직 배향 방식(vertical align mode)에 사용되며, 도면을 참조하여 회로도에 대하여 설명하기로 한다.

도 6은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 도시한 회로도이다.

도 6에서 보는 바와 같이, 가로 방향으로 다수의 게이트선(22)이 형성되어 있고, 게이트선(22)과 교차하여 매트릭스 형태의 화소 영역을 정하는 데이터선(62)이 형성되어 있다. 각각의 화소 영역에는 게이트선(22)에 연결되어 있는 게이트 전극(24), 데이터선(62)에 연결되어 있는 전극(65) 및 화소 전극(82)에 연결되어 있는 드레인 전극(66)을 포함하는 박막 트랜지스터(TFT)가 형성되어 있다. 또한, 각각의 화소 영역은 화소 전극(82)과 유지 전극선(26, 28)을 양단자로 하며 유지 용량을 가지는 유지 축전기( $C_{st}$ ) 및 화소 전극(82)과 공통 전극(도시하지 않음)을 양단자로 하며 액정 용량을 가지는 액정 축전기( $C_{lc}$ )가 형성되어 있다. 또한, 세로 방향으로는 서로 인접한 화소 행의 유지 배선(26, 27, 28)을 전기적으로 연결하는 유지 배선 연결부(84)가 형성되어 있다. 여기서, 유지 배선 연결부(84)는 각각의 화소에 형성되어 있다.

한편, 서로 평행하게 동일한 기판에 형성되어 거의 평행하게 형성하여 액정 분자를 구동하는 평면 구동 방식의 액정 표시 장치용 박막 트랜지스터 기판에도 적어도 서로 이웃하는 화소의 유지 축전기의 한 단자를 전기적으로 연결하는 구조를 유지 배선 연결부를 형성할 수 있으며, 도 8을 참조하여 구체적으로 설명하기로 한다.

도 7은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 도시한 배치도이고, 도 8은 도 7에서 VIII-VIII' 선을 절단한 단면도이다.

도 7 및 도 8에서 보는 바와 같이, 절연 기판(10) 위에 게이트 배선 및 공통 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있는 사신호선 또는 게이트선(22), 게이트선(22)의 일부인 박막 트랜지스터의 게이트 전극(24) 및 게이트선(22)의 끝에 연결되어 있어 외부로 누출되는 주사 신호를 인가 받아 게이트선(22)으로 전달하는 게이트 패드(25)를 포함한다. 공통 배선은 그리고 게이트선(22)과 평행하게 이중으로 되어 있는 공통 전극선(23, 29) 및 세로 방향으로 형성되어 공통 전극 전극선(23, 29)에 연결되어 있는 공통 전극(21)을 포함한다. 공통 전극(23, 29)은 후술할 화소 전극선(63, 69)과 중첩되어 화소의 전하 보존 능력을 향상시키기 위한 유지 용량을 형성하는 유지 축전기를 만들어 기 위한 것이다.

게이트 배선(22, 24, 25) 및 공통 배선(23, 21, 29) 위에는 질화 규소( $SiN_x$ ) 따위로 이루어진 게이트 절연막(30)이 형성되어 게이트 배선(22, 24, 25) 및 유지 배선(21, 23, 29)을 덮고 있다.

게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위의 반도체로 이루어진 반도체 패턴(40)이 형성되어 있으며, 반도체 패턴(40) 위에는 인(P) 따위의 n형 불순물을 고농도로 도핑되어 있는 비정질 규소 따위로 이루어진 저항성 접촉층(ohmic contact) 패턴 또는 중간층 패턴(55, 56)이 형성되어 있다. 여기서, 반도체층(40)은 후술할 데이터선(62)을 따라 세로 방향으로 형성되어 있으나, 데이터선(62)과 게이트선(22)이 교차하는 부분에는 다른 부분보다 넓게 형성되어 데이터선(62)의 단선을 최소화한다.

접촉층 패턴(55, 56) 위에는 박막 트랜지스터의 소스 및 드레인 전극(65, 66)이 각각 형성되어 있으며, 게이트 절연막(30) 상부에는 소스 전극(65)과 연결되어 있으며, 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62)이 세로 방향으로 형성되어 있다. 데이터 배선(62, 65, 66)은 데이터선(62)의 한쪽 끝에 연결되어 외부로부터의 화상 신호를 인가받는 데이터 패드(64)를 포함한다. 또한, 게이트 절연막(30) 상부에는 가로 방향으로 뻗어 공통 전극선(23, 29)과 중첩되어 유지 용량을 형성하는 화소 전극선(63, 69)과 화소 전극선(63, 69)과 연결되어 있으며, 공통 전극(21)과 액정 분자를 구동하기 위해 기판(10)에 거의 평행한 전기장을 형성하는 화소 전극(61)을 포함하는 화소 배선이 형성되어 있으며, 화소 배선(61, 63, 69)은 드레인 전극(66)과 전기적으로 연결되어 있다. 또한, 게이트 절연막(30) 상부에는 데이터 배선(62, 64, 65, 66)과 동일한 방향으로 양단이 서로 이웃하는 화소 행의 인접한 공통 전극선(23, 29)과 중첩하는 수리용 보조선(68)이 세로 방향으로 형성되어 있다. 앞에서 보았듯 바와 같이 유지 배선 연결부(84, 도 1 참조)도 데이터 배선(62, 64, 65, 66)과 동일한 층으로 게이트 절연막(30) 상부에 형성될 수 있다.

데이터 배선(62, 64, 65, 66)과 수리용 보조선(68) 및 이들에 의해 가려지지 않는 반도체 패턴(40) 위에는 보호막(72)이 형성되어 있으며, 보호막(72)은 게이트 절연막(30)과 함께 공통 전극선(23, 29)을 각각 드러내는 접촉 구멍(74), 게이트 패드(25) 및 데이터 패드(64)를 드러내는 접촉 구멍(75, 78) 및 데이터선(62)을 드러내는 접촉 구멍(76)을 가지고 있다.

보호막(72) 위에는 접촉 구멍(76)을 통하여 데이터선(62)과 연결 및 중첩되어 있는 보조 데이터선(80) 및 접촉 구멍(78)을 통하여 데이터 패드(64)와 연결되어 있는 보조 데이터 패드(88)를 포함하는 보조 데이터 배선이 금속과 같은 도전 물질로 형성되어 있다. 또한, 보호막(72) 위에는 접촉 구멍(75)을 통하여 게이트 패드(25)와 연결되어 있는 보조 게이트 전극(85)이 형성되어 있으며, 접촉 구멍(74)을 통하여 서로 인접해 있는 화소의 유지 배선(21, 23, 29)을 전기적 및 물리적으로 연결하는 공통 배선 연결부(84)가 형성되어 있다. 여기서, 보조 데이터 배선(88) 및 보조 게이트 패드(85)는 패드부의 신뢰성을 향상시키기 위해 ITO 또는 IZO 등과 같은 도전 물질로 형성할 수도 있다.

이러한 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법의 대부분은 제1 실시예에 따른 제조 방법과 동일

하지만, 공통 배선(21, 23, 29)은 게이트 배선(22, 24, 25)과 함께 형성하며, 화소 배선(61, 63, 69)은 데이터 배선(62, 64, 65, 66)과 함께하고, 보호막(72)의 상부에 보조 데이터 배선(80, 85, 88)을 형성한다.

도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 도시한 회로도이다.

도 9에서 보는 바와 같이, 대부분의 구조는 도 6과 동일하다.

하지만, 유지 축전기( $C_{st}$ ) 및 액정 축전기( $C_{Lc}$ )의 양단자가 화소 배선(63, 69)과 공통 배선(23, 29)에 연결되어 있다.

#### 발명의 효과

본 발명의 실시예에서와 같이, 유지 배선 연결부를 통하여 서로 이웃하는 화소의 유지 배선을 연결함으로써 유지 전압의 신호 왜곡을 최소화할 수 있어, 크로스 토크 및 플리커 불량을 최소화할 수 있다. 또한, 유지 배선 연결부 또는 수리용 보조선을 두어 게이트선 또는 데이터선의 불량률을 수리할 수 있다.

#### (57) 청구의 범위

##### 청구항 1.

행 방향으로 형성되어 있는 게이트선을 포함하는 게이트 배선,

상기 게이트 배선과 절연되어 교차하며, 열 방향으로 형성되어 있는 데이터선을 포함하는 데이터 배선,

상기 게이트선 및 상기 데이터선의 교차로 정의되는 행렬 형태의 화소에 형성되어 있으며, 상기 데이터선으로부터 화상 신호를 전달받는 화전극,

상기 화소 전극과 중첩되어 유지 용량을 형성하며, 유지 전극선 및 상기 유지 전극선에 연결되어 있는 유지 전극을 포함하는 유지 배선, 그와 서로 인접한 상기 화소의 상기 유지 배선을 전기적으로 연결하는 유지 배선 연결부를 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 2.

제1항에서,

양단이 서로 인접한 화소의 상기 유지 배선과 중첩되어 있는 수리용 보조선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 3.

제2항에서,

상기 유지 배선 연결부는 상기 화소 전극과 동일한 층으로 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 4.

제2항에서,

상기 수리용 보조선은 상기 데이터 배선과 동일한 층으로 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 5.

제1항에서,

상기 유지 배선과 상기 게이트 배선은 동일한 층으로 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 6.

제1항에서,

상기 유지 배선은 상기 화소 전극의 가장자리 부분과 중첩되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 7.

제1항에서,

상기 화소 전극은 모서리가 액정 분자를 분할 배향하기 위해 곡선화된 사각형이 수 개가 연결되어 있는 형태 또는 사각형 또는 둘니 모양의 한 형태의 개구부 패턴을 가지는 액정 표시 장치용 박막 트랜지스터 기판.

##### 청구항 8.

기판,

상기 기판 위에 형성되어 있으며, 가로 방향으로 뻗어 주사 신호를 전달되는 게이트선과 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 기판 위에 형성되어 있으며, 가로 방향으로 뻗어 있는 유지 전극선 및 상기 유지 전극선에 연결되어 있는 유지 전극을 포함하는 유지 및 상기 게이트 배선 및 상기 유지 배선을 엮고 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있으며, 반도체로 이루어진 반도체층,

상기 게이트 절연막 상부에 형성되어 있으며 세로 방향으로 뻗어 상기 게이트선과 행렬 형태의 화소를 정의하는 데이터선, 상기 데이터선에 결되어 있으며 상기 반도체층 상부에 형성되어 있는 소스 전극, 상기 소스 전극과 분리되어 상기 반도체층 위에 형성되어 있으며 상기 게이트를 중심으로 상기 소스 전극과 마주하는 드레인 전극을 포함하는 데이터 배선,

상기 반도체층을 덮고 있는 보호막,

상기 화소에 상기 드레인 전극과 연결되어 형성되어 있으며, 상기 유지 배선과 중첩되어 유지 용량을 형성하는 화소 전극, 그리고 적어도 인접한 상기 화소의 상기 유지 배선은 서로 전기적으로 연결하는 유지 배선 연결부를 포함하는 액정 표시 장치용 박막 트랜지스터 그

청구항 9.

제8항에서,

상기 유지 배선 연결부와 상기 화소 전극은 동일한 층에 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 10.

제9항에서,

상기 유지 배선 연결부와 상기 화소 전극은 상기 보호막 상부에 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

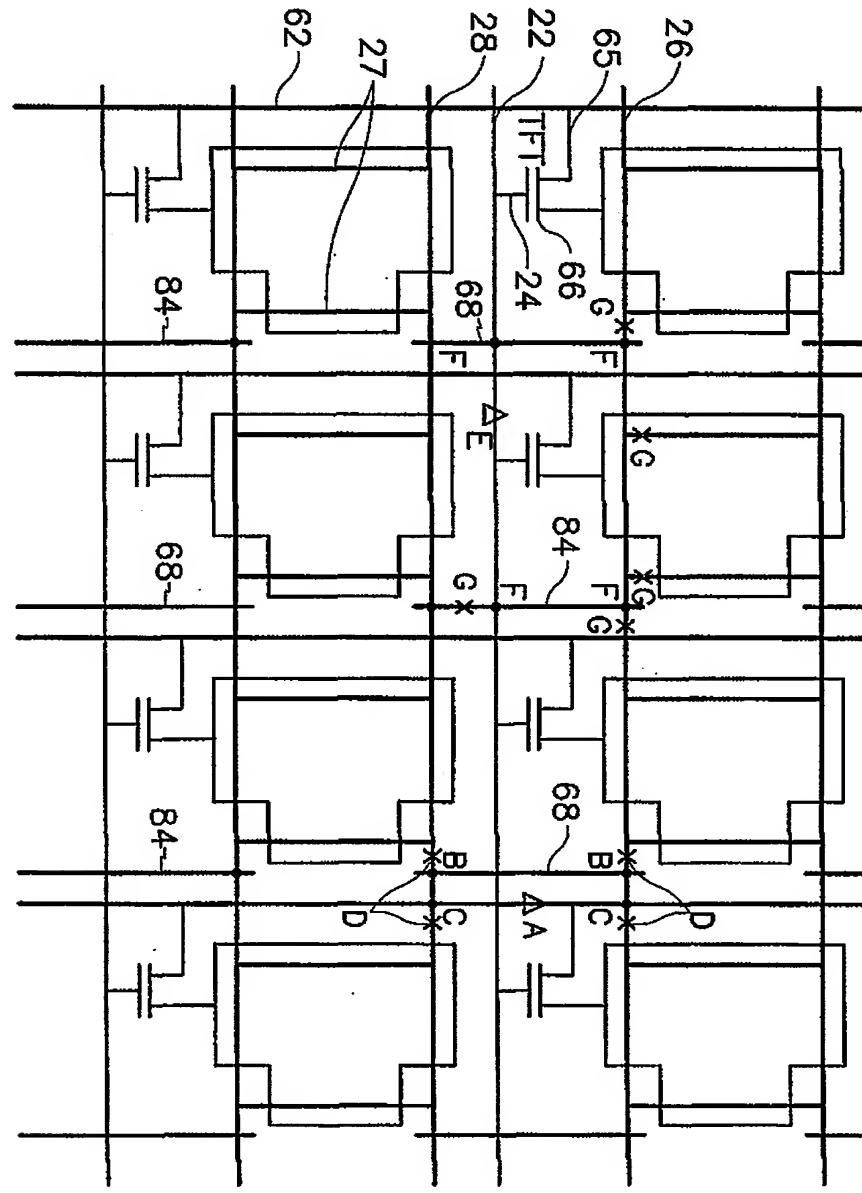
청구항 11.

제8항에서,

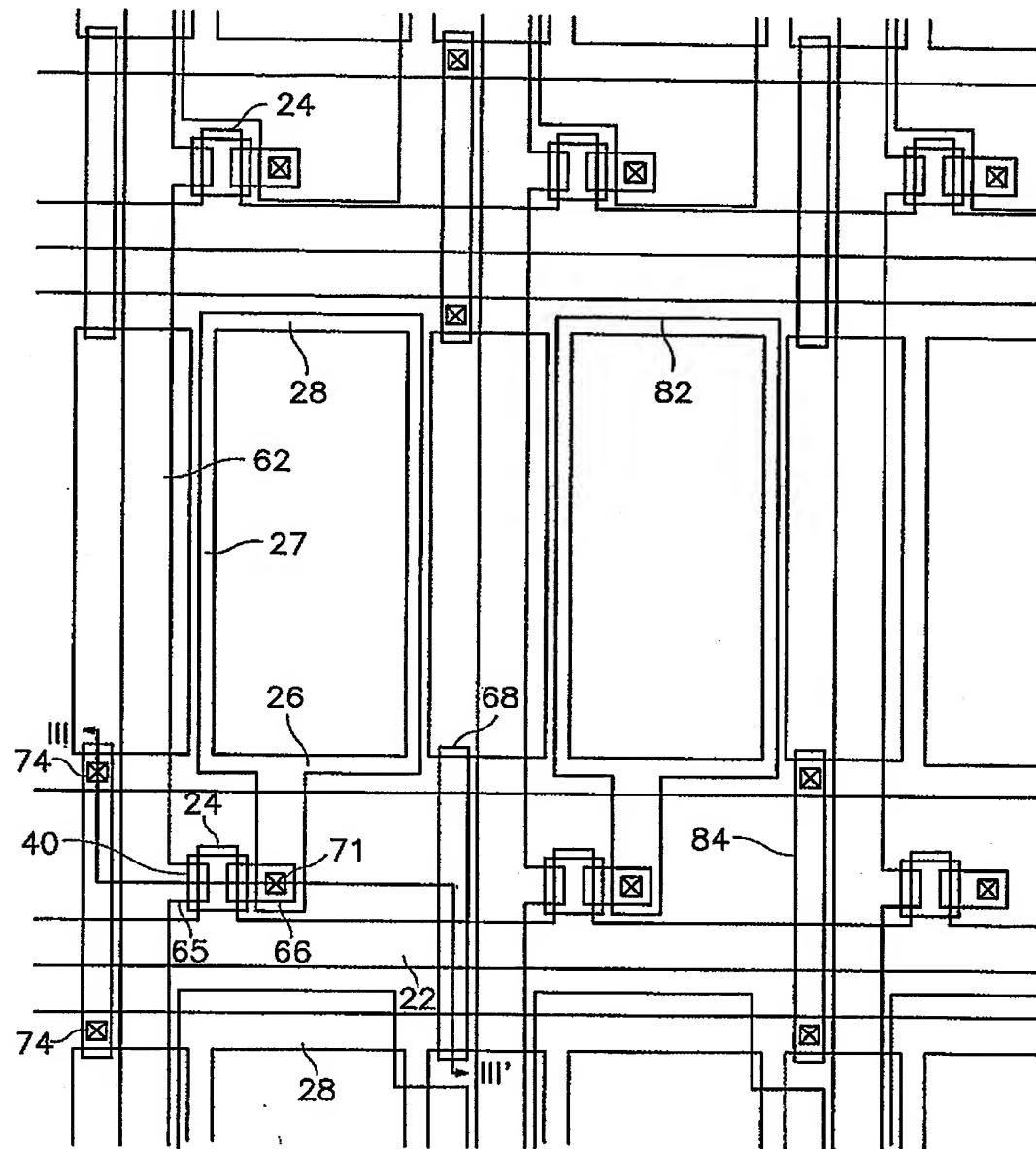
상기 데이터 배선과 동일한 층으로 형성되어 있으며, 양단이 서로 인접한 상기 화소 행의 상기 유지 배선에 중첩하는 수리용 보조선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

도면

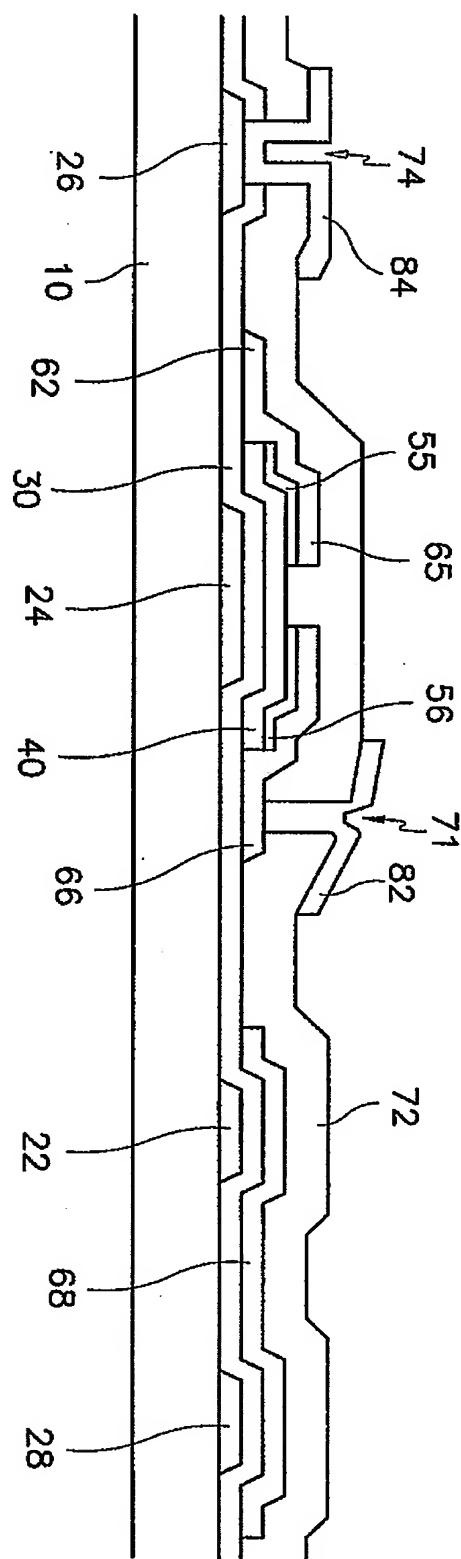
도면 1



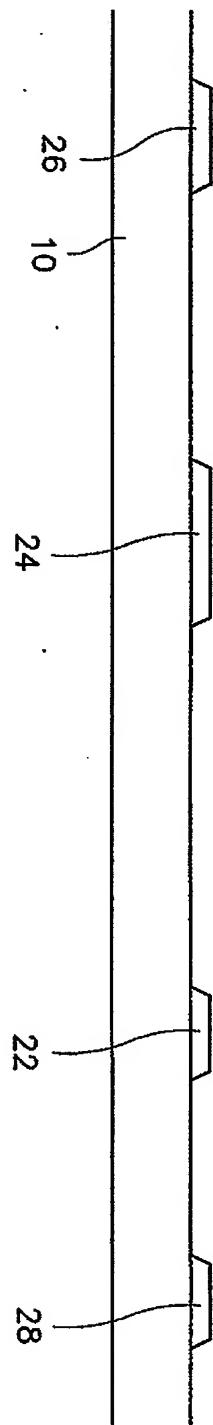
도면 2



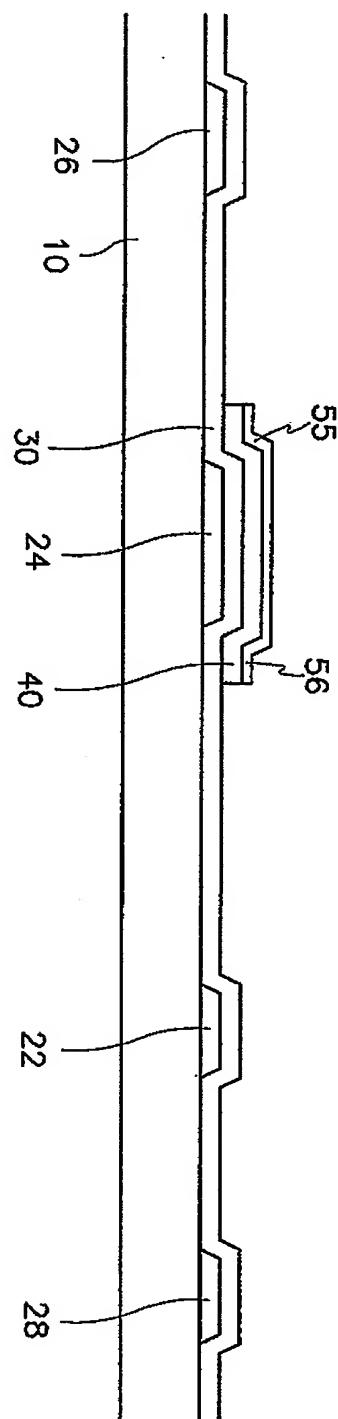
도면 3



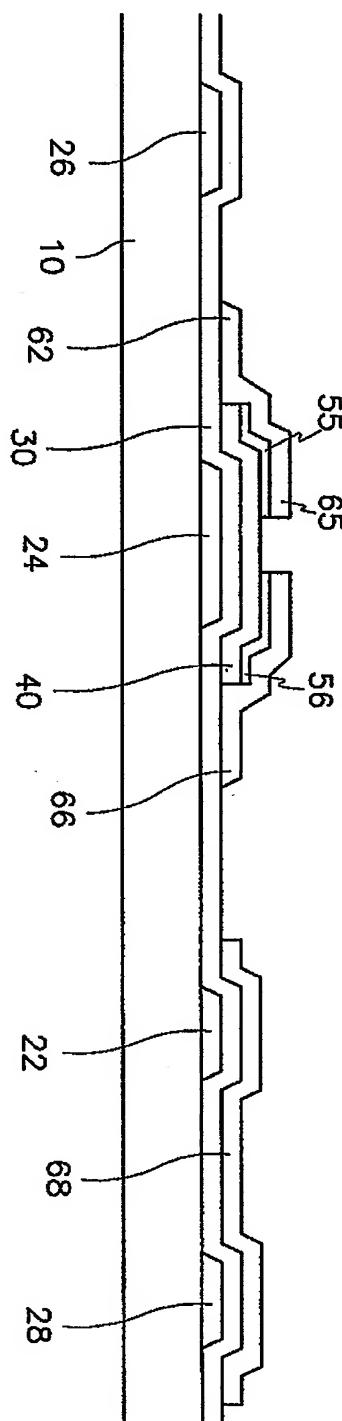
도면 4a



도면 4b



도면 4c



도면 4d

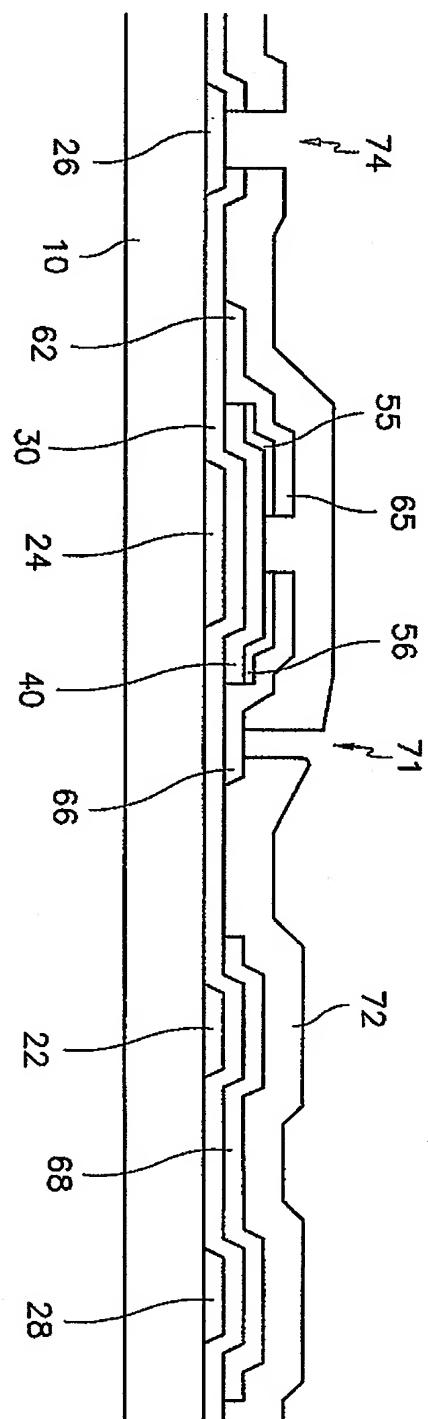
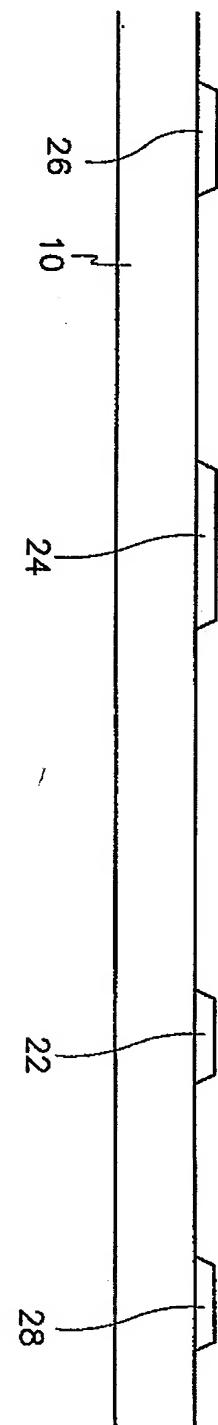
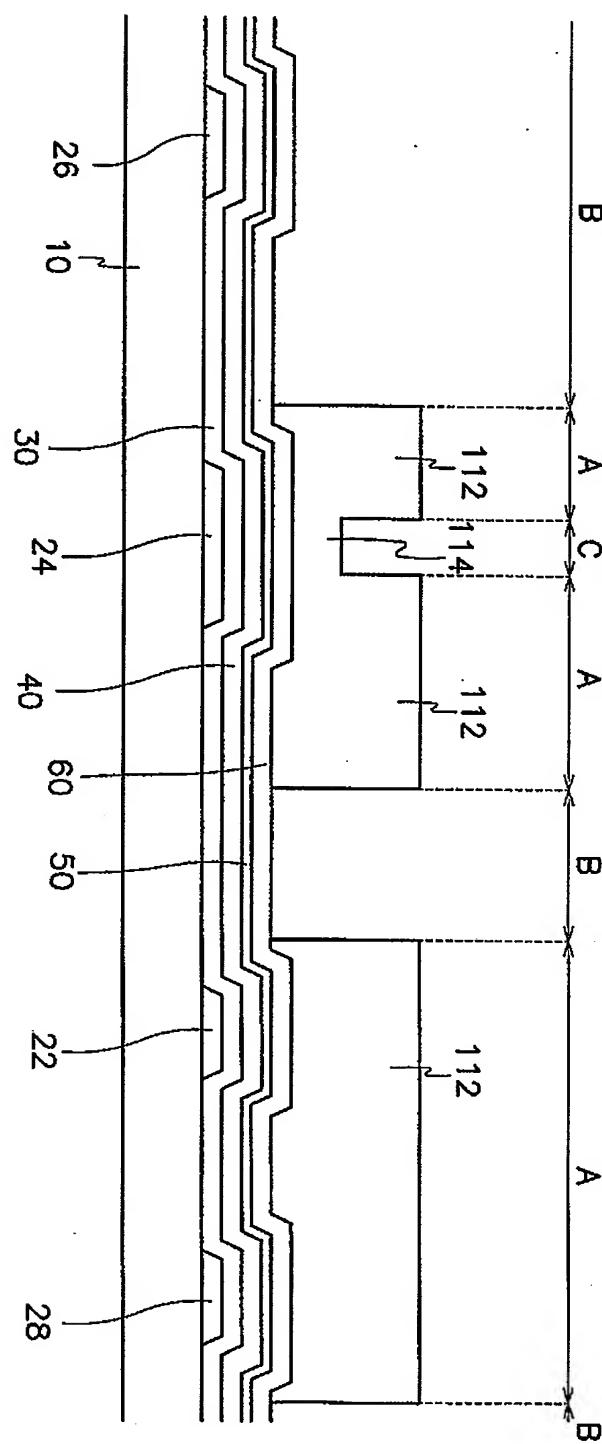


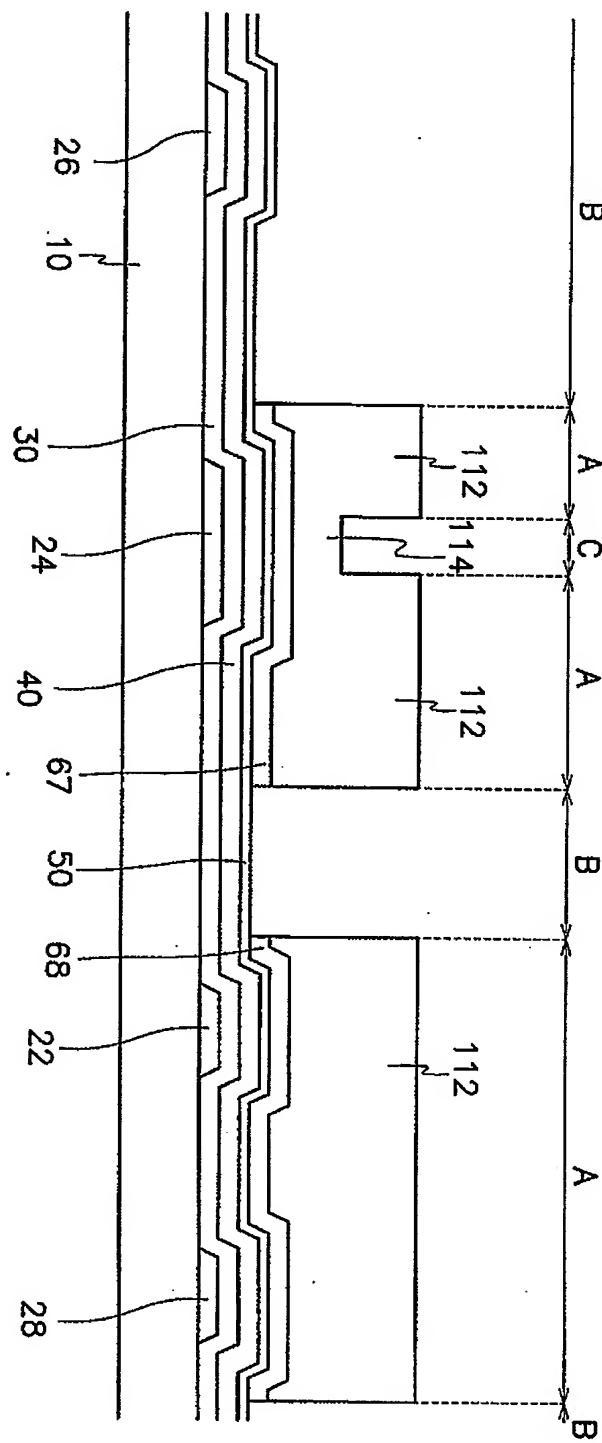
图 5a



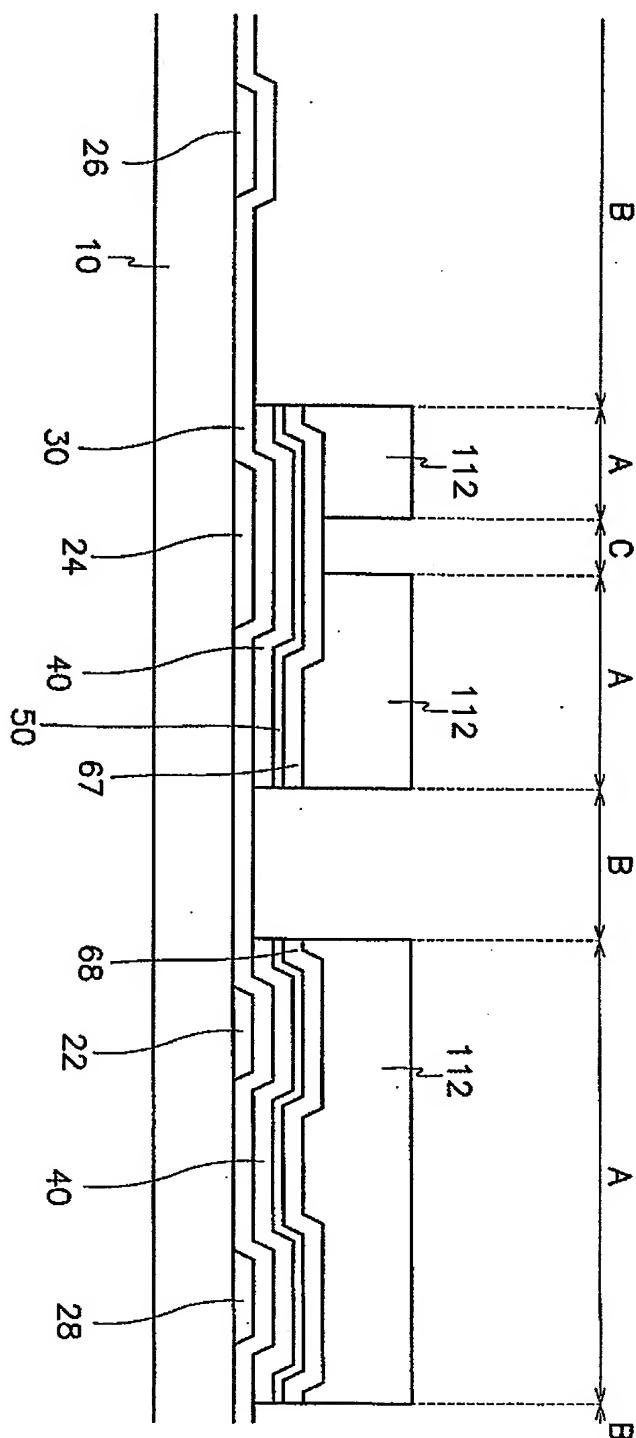
도면 5b



도면 5c



5d 頁 5d



면 5e

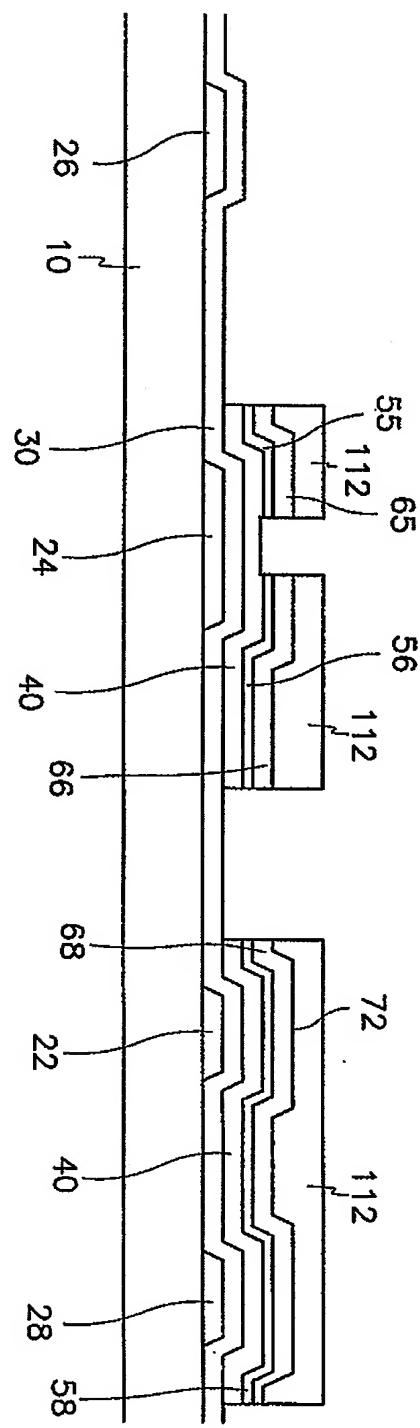
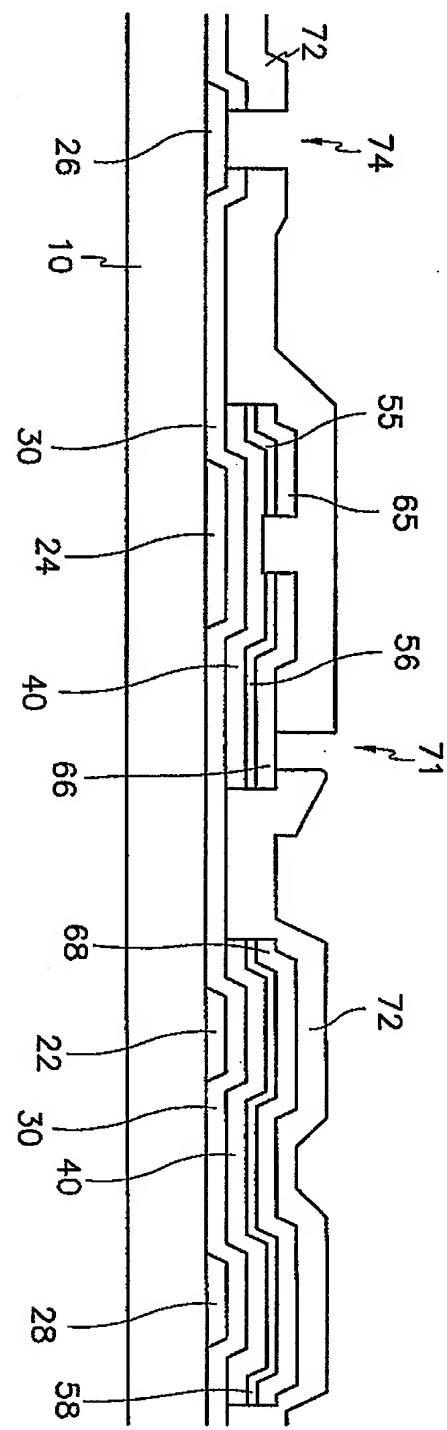
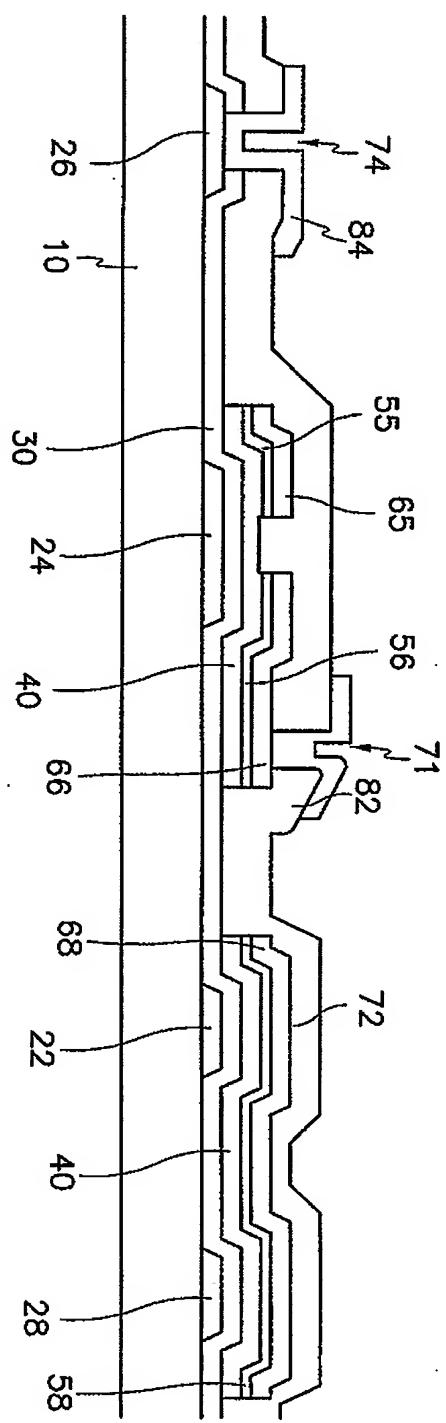


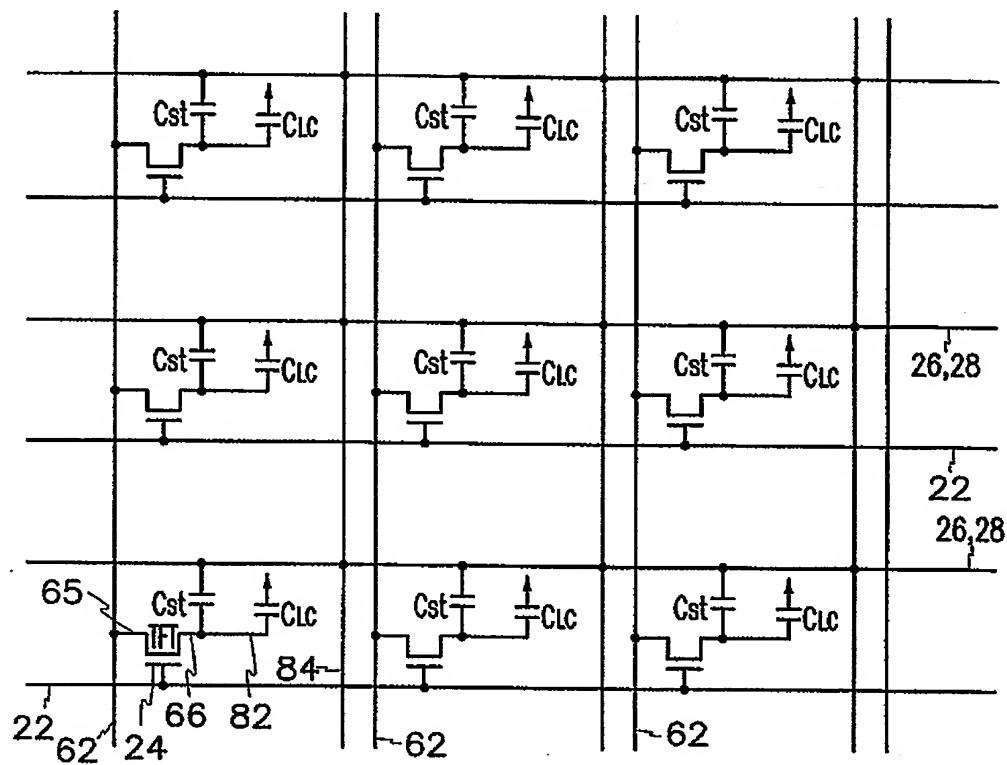
图 5f



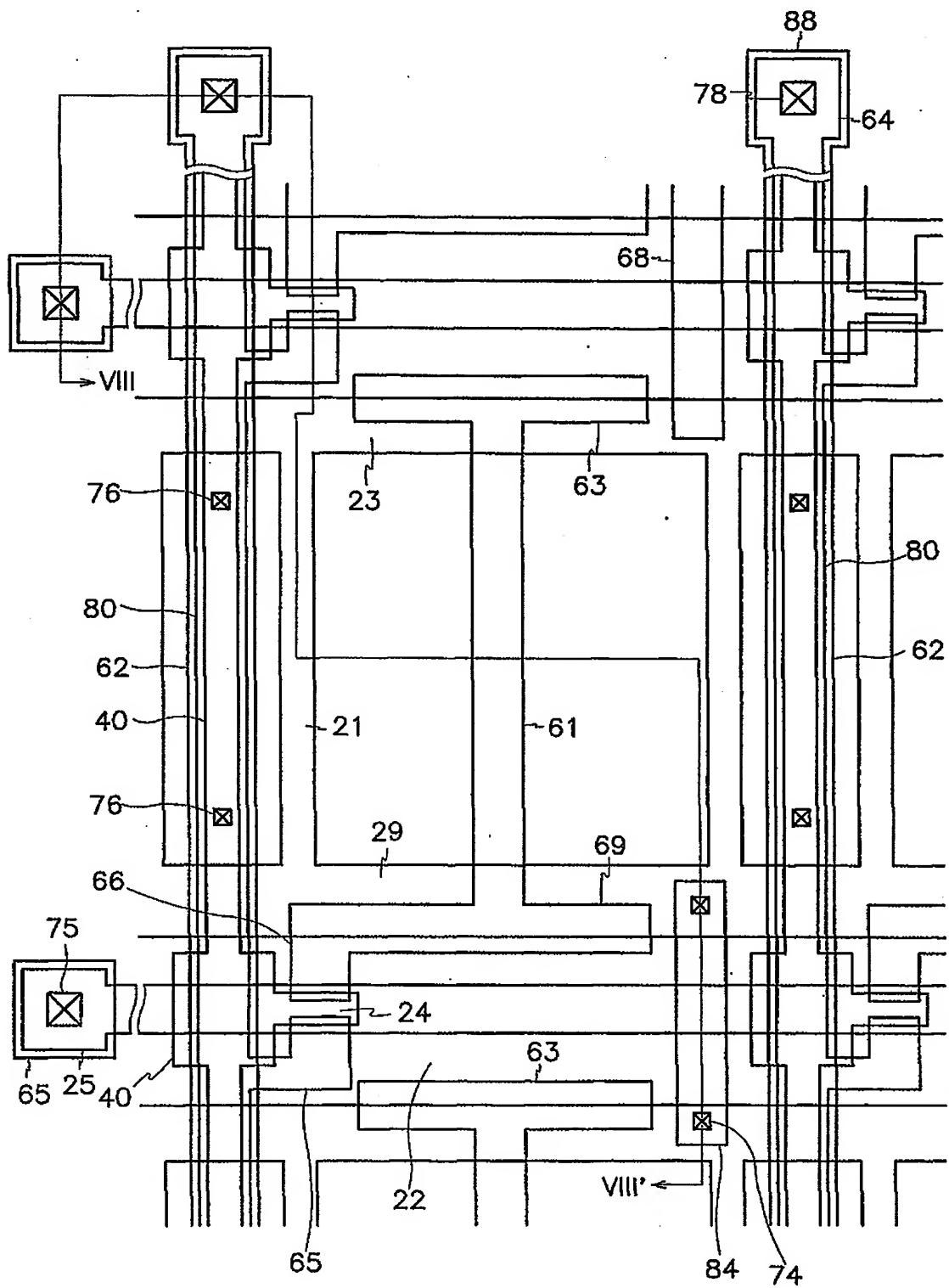
도면 5g



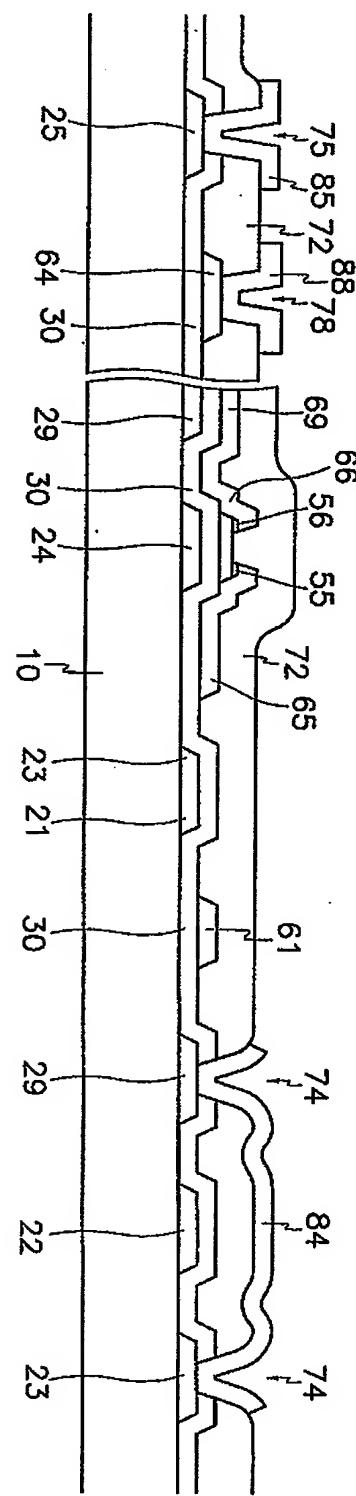
도면 6



도면 7



8 頁



도면 9

